

22141 U.S. PTO  
10/761377  
  
012204

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-172521  
(43)Date of publication of application : 23.06.2000

(51)Int.CI. G06F 11/18  
G06F 15/177

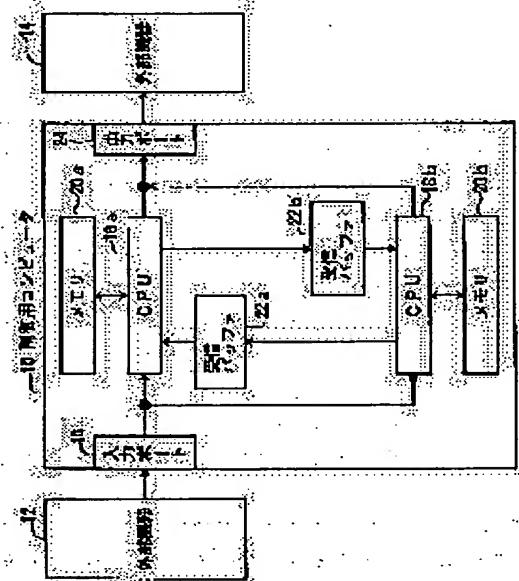
(21)Application number : 10-351792 (71)Applicant : TOYOTA MOTOR CORP  
(22)Date of filing : 10.12.1998 (72)Inventor : UCHIDA KIYOKI

### (54) ABNORMALITY DETECTING METHOD FOR CPU

#### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a method for easily detecting the abnormality of a CPU without synchronizing a plurality of CPUs with each other.

**SOLUTION:** An input signal is supplied from an external device 12 to CPUs 18a and 18b through an input port 16. The CPUs 18a and 18b obtain the latent arithmetic values of the opposite CPUs through receiving buffers 22a and 22b and compares the arithmetic values with the latest three arithmetic values. Then the CPUs 18a and 18b judge that at least one of the CPUs 18a and 18b in a control computer 10 is abnormal when the latest arithmetic values of the opposite CPUs are larger than the maximum values among their arithmetic values or smaller than the minimum values. If the CPU 18a is judged to be abnormal, the output of a control signal supplied to the external device 14 is stopped. When it is judged that the CPU 18b is abnormal, on the other hand, the output of a control signal from the CPU 18a is inhibited.



### LEGAL STATUS

[Date of request for examination] 29.08.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

**THIS PAGE BLANK (USPTO)**

### 資料③

(2)

特開平12-172521

(19) 日本国特許庁 (JP) (12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-172521

(P2000-172521A)

(3)公開日 平成12年6月23日(2000.6.23)

(21)出願番号 国10-351792  
登録番号 P1  
G 06 F 11/18 3 10 C 5 B 03 4  
15/177 6 78 8 A 5 B 04 5

(22)出願日 平成10年12月10日(1998.12.10)

(71)出願人 00000207

トヨタ自動車株式会社

(72)発明者 内田 靖之

愛知県豊田市トヨタ町1番地

トヨタ自動車株式会社内

(74)代理人 内田 靖之

特許士 伊東 伸哉

Fターム(多角) 5B34 A02 C01 D001

5B045 J03 J13

(73)請求項 未請求 新規性の要2 OL (全7頁)

(74)請求項 未請求 新規性の要2 OL (全7頁)

(75)請求項 未請求 新規性の要2 OL (全7頁)

(76)請求項 未請求 新規性の要2 OL (全7頁)

(77)請求項 未請求 新規性の要2 OL (全7頁)

(78)請求項 未請求 新規性の要2 OL (全7頁)

(79)請求項 未請求 新規性の要2 OL (全7頁)

(80)請求項 未請求 新規性の要2 OL (全7頁)

(81)請求項 未請求 新規性の要2 OL (全7頁)

(82)請求項 未請求 新規性の要2 OL (全7頁)

(83)請求項 未請求 新規性の要2 OL (全7頁)

(84)請求項 未請求 新規性の要2 OL (全7頁)

(85)請求項 未請求 新規性の要2 OL (全7頁)

(86)請求項 未請求 新規性の要2 OL (全7頁)

(87)請求項 未請求 新規性の要2 OL (全7頁)

(88)請求項 未請求 新規性の要2 OL (全7頁)

(89)請求項 未請求 新規性の要2 OL (全7頁)

(90)請求項 未請求 新規性の要2 OL (全7頁)

(91)請求項 未請求 新規性の要2 OL (全7頁)

(92)請求項 未請求 新規性の要2 OL (全7頁)

(93)請求項 未請求 新規性の要2 OL (全7頁)

(94)請求項 未請求 新規性の要2 OL (全7頁)

(95)請求項 未請求 新規性の要2 OL (全7頁)

(96)請求項 未請求 新規性の要2 OL (全7頁)

(97)請求項 未請求 新規性の要2 OL (全7頁)

(98)請求項 未請求 新規性の要2 OL (全7頁)

(99)請求項 未請求 新規性の要2 OL (全7頁)

(100)請求項 未請求 新規性の要2 OL (全7頁)

(101)請求項 未請求 新規性の要2 OL (全7頁)

(102)請求項 未請求 新規性の要2 OL (全7頁)

(103)請求項 未請求 新規性の要2 OL (全7頁)

(104)請求項 未請求 新規性の要2 OL (全7頁)

(105)請求項 未請求 新規性の要2 OL (全7頁)

(106)請求項 未請求 新規性の要2 OL (全7頁)

(107)請求項 未請求 新規性の要2 OL (全7頁)

(108)請求項 未請求 新規性の要2 OL (全7頁)

(109)請求項 未請求 新規性の要2 OL (全7頁)

(110)請求項 未請求 新規性の要2 OL (全7頁)

(111)請求項 未請求 新規性の要2 OL (全7頁)

(112)請求項 未請求 新規性の要2 OL (全7頁)

(113)請求項 未請求 新規性の要2 OL (全7頁)

(114)請求項 未請求 新規性の要2 OL (全7頁)

(115)請求項 未請求 新規性の要2 OL (全7頁)

(54)【発明の名前】 CPUの異常検出方法

(51)【要約】

【発明の概要】本発明は、複数のCPUの同期をとることなく、CPUの異常を容易に検出する方法を提供することを目的とする。

【解決手段】入力信号は、外部端子から入力ポート1 6を介してCPU1 8 a、1 8 bに与えられる。CPU1 8 a、1 8 bは、受信バッファ2 2 a、2 2 bを介して相手側CPUの最新の測算値を取得し、該測算値を最新の3回分の自己測算値と比較する。そして、CPU1 8 a、1 8 bは、相手側CPUの最新の測算値が自己測算値の最大値より大きい場合、又は、最小値より小さい場合に所用コンピュータ1 0内のCPU1 8 a、1 8 bの少なくとも一方が異常であると判断する。CPU1 8 aが異常ないと判断した場合は、外部端子1 4へ与える外部信号の出力を停止する。また、CPU1 8 bが異常ないと判断した場合は、CPU1 8 aからの制御信号の出力を停止する。

【発明の詳細な説明】(1)【発明の技術分野】本発明は、複数のCPUを有するコンピュータシステムにおけるCPUの異常検出方法に関するものである。

本発明が解決しようとする課題】しかし、上記既存技術のCP

Uの測算タイミングや外部センサ等から複数のCPUに

与えられるデータの入力タイミング等の同期をとる必要があ

る。このため、同期信号を生成から各CPUに同期信号を

与える必要があったためにCPUが

各處理毎に同期信号を振出し続ける必要があ

った。更に、複数のCPUの同期をとるための同期信号

がうまく働くか否か、CPUの同期がとれない場合の対策を

確実にとらえていない複数のCPUが運算を行なうと

それそれの運算結果に差異が生じ、互いの運算結果の比

較の結果、正常なCPUでも異常であると誤認識された

り、異常なCPUでも正常であると誤認識される可能性

がある。

【発明の効果】本発明は、上記の点に鑑みてなされたもの

であり、複数のCPUを有するコンピュータシステムに

おいて、複数CPUの同期をとることなく、CPUの異

常を容易に検出する方法を提供することを目的とする。

【0001】また、CPUの同期をとるためにCPUが

各處理毎に同期信号を振出し続ける必要があ

った。更に、複数のCPUの同期をとるための同期信号

がうまく働くか否か、CPUの同期がとれない場合の対策を

確実にとらえていない複数のCPUが運算を行なうと

それそれの運算結果に差異が生じ、互いの運算結果の比

較の結果、正常なCPUでも異常であると誤認識された

り、異常なCPUでも正常であると誤認識される可能

性がある。

【0002】本発明は、上記の点に鑑みてなされたもの

であり、複数のCPUを有するコンピュータシステムに

おいて、複数CPUの同期をとることなく、CPUの異

常を容易に検出する方法を提供することを目的とする。

【0003】また、CPUの同期をとるためにCPUが

各處理毎に同期信号を振出し続ける必要があ

った。更に、複数のCPUの同期をとるための同期信号

がうまく働くか否か、CPUの同期がとれない場合の対策を

確実にとらえていない複数のCPUが運算を行なうと

それそれの運算結果に差異が生じ、互いの運算結果の比

較の結果、正常なCPUでも異常であると誤認識された

り、異常なCPUでも正常であると誤認識される可能

性がある。

【0004】本発明は、複数のCPUの異常検出方法によれば、CPU

の出力データがデータ部によって直列に伝送された後

に比較部によって符号圧縮される。符号圧縮された

データは、直列転送部によって直列に伝送された後



対応する時刻 t<sub>1</sub>、t<sub>2</sub>、t<sub>3</sub>、t<sub>4</sub>は、各演算値が CPU 18a、18b によって算出された時刻を示す。また、演算値 a<sub>1</sub>、a<sub>2</sub>、b<sub>3</sub>、a<sub>3</sub>にそれぞれ対応する演算値 a<sub>1</sub>、a<sub>2</sub>、b<sub>3</sub>、c<sub>0</sub>は、各演算値 a<sub>1</sub>、a<sub>2</sub>、b<sub>1</sub>、a<sub>3</sub>の大きさを示す。

【0035】CPU 18a の前回の演算処理における演算値 a<sub>3</sub>より先に算出された値のか後に算出された値のか判別できない。この場合、CPU 18a の前回の演算処理で算出された演算値 a<sub>2</sub>と、今回（最新）の演算値 a<sub>3</sub>と、演算値 a<sub>3</sub>の次に算出される演算値 a<sub>4</sub>とを比較して、上記ステップ 1.8 の比較処理における既存等の演算値を大きくして比較する必要がある。

【0030】しかし、本発明では、上記ステップ 1.0、2.1、4 及びステップ 2.0.2、2.0.4 によって、CPU 18a、18b は、共に相手側 CPU の最新の演算値を受信するルーチン 2.2.6、2.2.9 を介して取扱してから、CPU の演算処理を行なっている。そのため、相手側 CPU の最新の演算値は、常に自己 CPU の最新の演算値よりも後に算出されたものであると確定できる。

【0031】また、相手側 CPU が最新の演算値を算出した後に、自己 CPU がその演算値を受信するルーチンを介して取扱するまでは所定の最も小さな時刻 t<sub>4</sub>を要するので、本発明において、自己 CPU が受信ルーチンを介して取扱した相手側 CPU の最新の演算値は、自己 CPU の前回の演算処理時から今回（最新）の演算処理時の間に算出されたものであると確定できる。

【0032】そこで、本発明のステップ 1.0.8、2.0.8 では、相手側 CPU の最新の演算値と、自己 CPU の前回、前回及び今回（最新）の演算処理時の演算値である最新の 3 つの演算値を比較する処理をしている。このように、本発明では、相手側 CPU の最新の演算値と比較する自己 CPU の演算値を最も少なくして比較するので、比較処理における算出等の条件範囲を定める判定余裕値  $\alpha$ 、 $\beta$  をより小さな値に設定することができる。判定余裕値  $\alpha$ 、 $\beta$  をより小さな値に設定することで、CPU 18a、18b の演算の検出がより高精度に行なわれる。

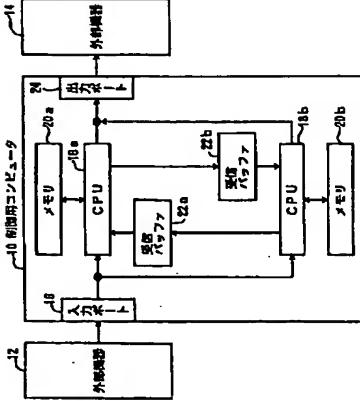
【0033】ここで、CPU 18a、18b の演算値の比較処理が不必要な入力信号に対しては、CPU 18a、18b が個別に演算処理を行なうようにしてよい。演算値の比較処理が不必要な入力信号を CPU 18a、18b のいずれか一方に分離することで、2つのCPU 18a、18b を効率的に利用することができる。なお、上記実施例は、CPU 18a、18b が共にそれぞれのルーチンに従って動作し、受信ルーチンを介して最新の演算値を相手側 CPU に与える構造であるが、例えば、CPU 18a をマスター CPU とし、CPU 18b をスレーブ CPU としてよい。この場合、マスター CPU である CPU 18a がスレーブ CPU である CPU 18b を起動させる。そして、CPU 18a によって起動した CPU 18b が送信ルーチンに接続していた最新の演算値を CPU 18a に与える。

【0034】図 4 は、CPU 18a、18b が共に正常である時の演算値 a<sub>1</sub>、a<sub>2</sub>、a<sub>3</sub>及び b<sub>3</sub>を示す。なお、演算値 a<sub>1</sub>、a<sub>2</sub>、b<sub>3</sub>、a<sub>3</sub>にそれぞれ

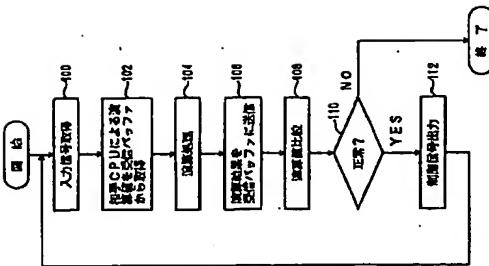
対応する時刻 t<sub>1</sub>、t<sub>2</sub>、t<sub>3</sub>、t<sub>4</sub>は、各演算値が CPU 18a、18b によって算出された時刻を示す。また、演算値 a<sub>1</sub>、a<sub>2</sub>、b<sub>3</sub>、a<sub>3</sub>にそれぞれ対応する演算値 a<sub>1</sub>、a<sub>2</sub>、b<sub>3</sub>、c<sub>0</sub>は、各演算値 a<sub>1</sub>、a<sub>2</sub>、b<sub>1</sub>、a<sub>3</sub>の大きさを示す。

【0035】図 4 に示すように、CPU 18b によって算出された最新の演算値 a<sub>3</sub>の値 C<sub>0</sub>は、CPU 18a によって算出された最新の演算値 a<sub>1</sub>の値 D<sub>0</sub>よりも大きい。CPU 18a によって算出された最新の演算値 a<sub>1</sub>の値 D<sub>0</sub>は、CPU 18b によって算出された最新の演算値 a<sub>3</sub>の値 C<sub>0</sub>よりも大きい。従って、この場合、演算値 a<sub>1</sub>、a<sub>2</sub>、b<sub>3</sub>、a<sub>3</sub>にそれぞれ対応する演算値 a<sub>1</sub>、a<sub>2</sub>、b<sub>3</sub>、c<sub>0</sub>は、各演算値 a<sub>1</sub>、a<sub>2</sub>、b<sub>1</sub>、a<sub>3</sub>よりも大きい。

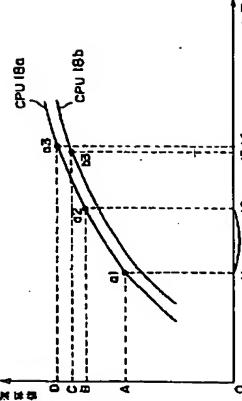
【図 1】



【図 2】



【図 3】



【図 4】

【図 5】

CPU 18a のうちの少くとも一方が異常で検出される。また、CPU の異常検出を高精度に行なうことができる。また、請求項 2 記載の如きによれば、CPU の異常検出をより高精度に行なうことができる。

【図 5】 2つのCPUのうちの少くとも一方が異常である時の演算値の値を示す図である。  
【符号の説明】  
1.0 機器用コンピュータ  
1.2、1.4 外部機器  
1.6 入力ポート  
1.8a、1.8b CPU  
2.0a、2.0b メモリ  
2.2a、2.2b 受信バッファ  
2.4 出力ポート  
a.1、a.2、a.3、b.1、b.2、b.3 演算値  
a、 $\beta$  判定余裕値

【0036】図 5 は、CPU 18a、18b の少なくとも一方が異常である時の演算値 a<sub>1</sub>、a<sub>2</sub>、a<sub>3</sub>及び b<sub>3</sub>を示す。なお、演算値 a<sub>1</sub>、a<sub>2</sub>、b<sub>3</sub>、a<sub>3</sub>にそれぞれ対応する演算値 a<sub>1</sub>、t<sub>2</sub>、t<sub>3</sub>、t<sub>4</sub>は、各演算値が CPU 18a、18b によって算出された時刻を示す。また、演算値 a<sub>1</sub>、a<sub>2</sub>、b<sub>3</sub>、a<sub>3</sub>にそれぞれ対応する演算値 a<sub>1</sub>、a<sub>2</sub>、b<sub>3</sub>、c<sub>0</sub>は、各演算値 a<sub>1</sub>、a<sub>2</sub>、b<sub>1</sub>、a<sub>3</sub>よりも大きい。従って、この場合、演算値 a<sub>1</sub>、a<sub>2</sub>、b<sub>3</sub>、a<sub>3</sub>にそれぞれ対応する演算値 a<sub>1</sub>、a<sub>2</sub>、b<sub>1</sub>、a<sub>3</sub>よりも大きい。

【0037】図 5 に示すように、CPU 18b によって算出された最新の演算値 a<sub>3</sub>の値 C<sub>0</sub>は、CPU 18a によって算出された最新の演算値 a<sub>1</sub>の値 D<sub>0</sub>よりも大きい。CPU 18a によって算出された最新の演算値 a<sub>1</sub>の値 D<sub>0</sub>は、CPU 18b によって算出された最新の演算値 a<sub>3</sub>の値 C<sub>0</sub>よりも大きい。従って、この場合、演算値 a<sub>1</sub>、a<sub>2</sub>、b<sub>3</sub>、a<sub>3</sub>にそれぞれ対応する演算値 a<sub>1</sub>、a<sub>2</sub>、b<sub>1</sub>、a<sub>3</sub>よりも大きい。

【0038】なお、機器用コンピュータ 1.0 内に 3 個以上のCPUを駆動して、互いの演算値の比較によってCPUの異常検出を行なうようにしてもよい。上記実施例において、図 2 のステップ 1.0 及び図 3 のステップ 2.0 の処理が特許請求の範囲に記載の第 1 のステップに相当し、図 2 のステップ 1.0 及び図 3 のステップ 2.0 の処理が特許請求の範囲に記載の第 2 のステップに相当し、図 2 のステップ 1.0 及び図 3 のステップ 2.0 の処理が特許請求の範囲に記載の第 3 のステップに相当し、図 2 のステップ 1.0 及び図 3 のステップ 2.0 の処理が特許請求の範囲に記載の第 4 のステップに相当し、図 2 のステップ 1.0 及び図 3 のステップ 2.0 の処理が特許請求の範囲に記載の第 5 のステップに相当する。

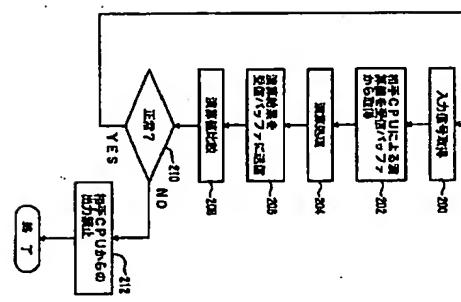
【0039】

【発明の効果】 上述の如く、請求項 1 記載の発明によれば、複数のCPUを有するコンピューターシステムにおいては、複数のCPUが共に正常である時の演算値 a<sub>1</sub>、a<sub>2</sub>、a<sub>3</sub>及び b<sub>3</sub>を示す。なお、演算値 a<sub>1</sub>、a<sub>2</sub>、b<sub>3</sub>、a<sub>3</sub>にそれぞれ

(7)

特許平12-172521

[図3]



[図5]

